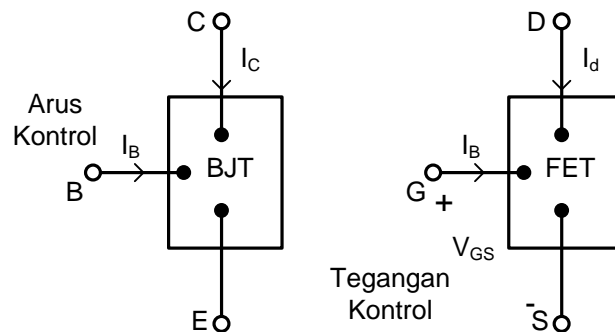


---

# B a b 5

## Field Effect Transistor (FET)

Jenis lain dari transistor adalah Field Effect Transistor (FET). Perbedaan utama antara BJT dan FET adalah pengontrol kerja dari transistor tersebut. Jika BJT kerjanya dikontrol oleh arus pengontrol maka FET bekerja dengan dikontrol oleh tegangan pengontrol. Perhatikan gambar berikut untuk lebih jelasnya.



Gambar 5.1 (a) Current Controller (b) Voltage Controller Amplifier

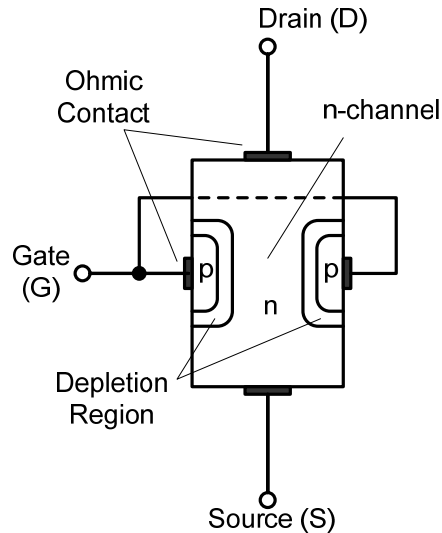
Pada gambar 5.1.a, nilai  $I_C$  bergantung pada nilai dari  $I_B$ , sementara pada FET (Gbr 5.1.b) arus  $I_D$  nilainya tergantung pada tegangan  $V_{GS}$ .

Jika pada BJT terdapat jenis transistor pnp dan npn, maka pada FET jenisnya adalah n-channel dan p-channel. Karakteristik lain yang penting dari FET adalah Impedansi inputnya yang tinggi.

Dua tipe dari FET yang akan dibahas berikutnya adalah Junction Field Effect Transistor (JFET) dan Metal-Oxide-Semikonduktor-Field Effect transistor (MOSFET)

## 5.1 KONSTRUKSI DAN KARAKTERISTIK DARI JFET

Pada bagian pembahasan BJT sebelumnya, tipe npn banyak digunakan dalam analisis, sementara pada bagian JFET ini yang akan digunakan adalah n-channel JFET. Berikut adalah konstruksi dari n-channel JFET

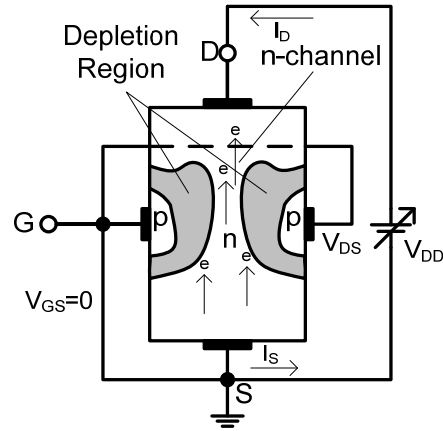


Gambar 5.2 Junction Field Effect Transistor (JFET)

Jika diperhatikan sebagian besar dari struktur gambar 5.2 adalah merupakan material semikonduktor tipe-n yang membentuk channel (saluran) antara material semikonduktor tipe-p. Bagian atas dari material tipe-n dihubungkan melalui ohmic contact ke terminal yang disebut Drain (D), sementara bagian bawahnya dihubungkan juga melalui ohmic contact ke terminal Source (S). Kedua material tipe-p dihubungkan bersama ke terminal Gate (G).

### 5.1.1 $V_{GS} = 0$ , $V_{DS}$ bernilai positif

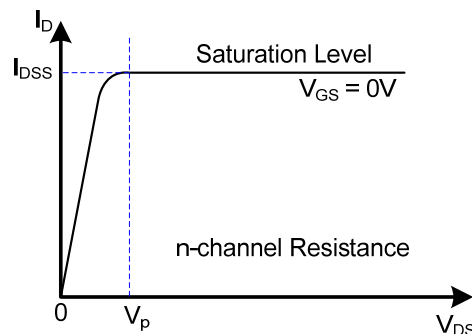
Pada gambar 5.3, tegangan bernilai positif  $V_{DS}$  diberikan pada channel, Gate dihubungkan dengan Source untuk memperoleh  $V_{GS} = 0$ . Hasilnya, terminal G dan S bernilai sama, dan daerah deplesi pada bagian bawah kedua material tipe-p seperti dalam keadaan tidak terbias (gbr 5.2)



Gambar 5.3 JFET pada  $V_{GS} = 0V$  dan  $V_{DS} > 0V$

Ketika  $V_{DD} = V_{DS}$ , maka  $I_D = I_S$ . Resistansi pada material tipe-n bervariasi membesar mulai dari atas ke bawah. Oleh sebab itu, jika kita berikan bias reverse ( $V_{DS}$ ) akan mengakibatkan adanya perbedaan lebar daerah deplesi, dimana bagian atas akan lebih lebar daripada bagian bawah.

Sejalan dengan naiknya nilai  $V_{DS}$ ,  $I_D$  juga akan bergerak naik sampai pada titik saturasi transistor seperti yang dijelaskan pada Hukum Ohm.



Gambar 5.4  $I_D$  versus  $V_{DS}$  untuk  $V_{GS} = 0V$

Jika  $V_{DS}$  terus dinaikkan, daerah deplesi pada bagian atas kedua tipe-p akan terus membesar hingga akibatnya bersentuhan. Kondisi ini disebut pinch-off, sementara nilai

tegangan  $V_{DS}$  yang menyebabkan pinch-off disebut kegagalan pinch-off ( $V_p$ ). Dalam kondisi pinch-off  $I_D$  menjadi  $I_D$  saturasi ( $I_{DSS}$ ).

( $I_{DSS}$ ) merupakan arus Drain maksimum untuk JFET dan dicapai pada kondisi  $V_{GS} = 0V$  dan  $V_{DS} > |V_p|$

### 5.1.2 $V_{GS} < 0V$

Tegangan antara Gate & Source  $V_{GS}$  adalah tegangan pengontrol  $I_D$  dan  $V_{DS}$  pada JFET seperti  $I_B$  pada BJT yang mengontrol  $I_C$  dan  $V_{CE}$  pada JFET n-channel tegangan  $V_{GS}$  diatur pada nilai yang sangat kecil hingga bernilai negative.

Efek dari penerapan bias negative  $V_{GS}$  adalah terjadinya daerah deplesi seperti ketika  $V_{GS} = 0V$  tetapi pada tingkat  $V_{DS}$  yang lebih rendah, sehingga tingkat saturasi dapat dicapai pada  $V_{DS}$  yang lebih rendah.

Keadaan saturasi diperoleh ketika  $V_{GS} = -V_p$

### 5.1.3 Voltage Controller Resistor

JFET dapat pula dioperasikan sehingga variable resistor yang resistansinya dikontrol oleh  $V_{GS}$ . Resistansi dalam hubungannya dengan tegangan  $V_{GS}$  dijelaskan oleh persamaan berikut

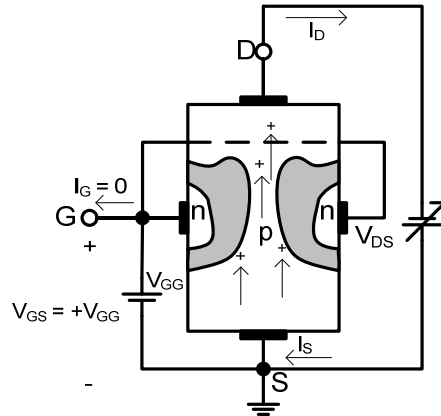
$$r_d = \frac{r_o}{(1 - V_{GS}/V_p)^2} \dots\dots\dots(5.1)$$

$r_o$  = resistansi pada  $V_{GS} = 0V$

$r_d$  = resistansi pada nilai  $V_{GS}$  tertentu

### 5.1.4 Piranti p-channel

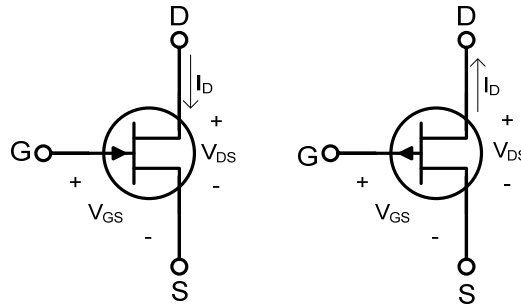
P-channel JFET mempunyai konstruksi dan karakteristik yang merupakan kebalikan dari JFET tipe n-channel



Gambar 5.5 p-Channel JFET

### 5.1.5 Simbol

Simbol gambar untuk n-channel dan p-channel JFET dapat dilihat pada gambar 5.6. Tanda panah menggambarkan arah arus  $I_G$ .



Gambar 5.6 Simbol JFET (a) n-channel (b) p-channel

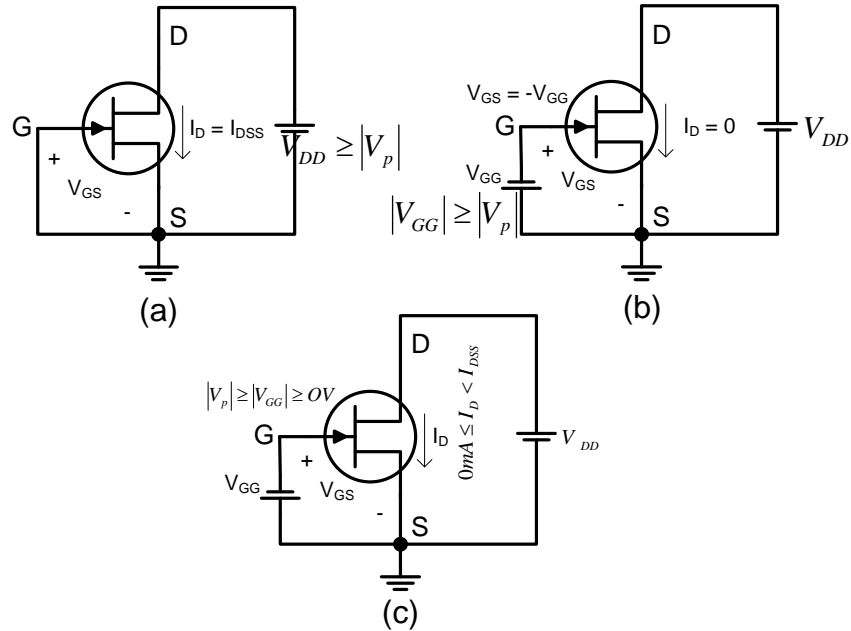
### 5.1.7 Kesimpulan

Beberapa parameter dan hubungan yang penting dari pembahasan dapat disimpulkan sebagai berikut:

- Arus maksimum didefinisikan sehingga  $I_{DSS}$ , terjadi bila  $V_{GS} = 0V$  dan  $V_{DS} \geq |V_p|$  (gambar 5.7)
- Jika  $V_{GS} <$  titik pinch-off, arus Drain adalah  $0A$  ( $I_D=0A$ ) (gbr 5.7b)

## Field Effect Transistor

- Untuk semua level  $V_{GS}$  antara 0V dan level pinch-off arus  $I_D$  berkisar antara  $I_{DSS}$  dan 0V (gbr 5.7c)



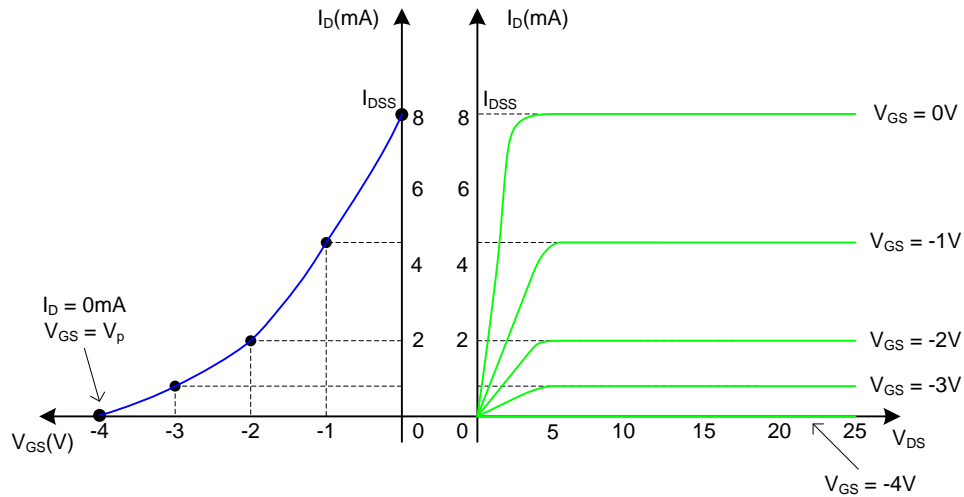
Gambar 5.7 (a)  $V_{GS} = 0V$   $I_D = I_{DSS}$  (b) cutoff ( $I_D = 0$ )  $V_{GS} < V_p$  (c)  $0 < I_D < I_{DSS}$   
 untuk  $|V_p| \leq V_{GS} \leq 0V$

## 5.2 KARAKTERISTIK TRANSFER

Pada JFET, hubungan antar  $I_D$  dan  $V_{GS}$  didekati dengan persamaan Shockley

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2 \dots\dots\dots(5.2)$$

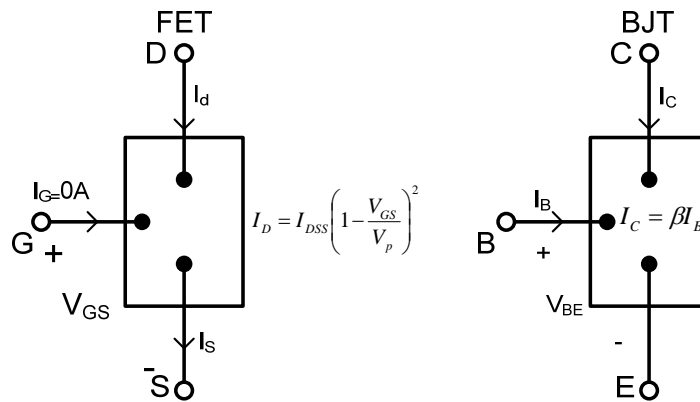
Pada analisa dc dari JFET, kita akan lebih banyak menggunakan analisa grafis daripada matematis



Gambar 5.8 Menggambarkan kurva transfer dari karakteristik Desain

### 5.3 HUBUNGAN PENTING JFET DENGAN BJT

Berikut adalah hubungan kesetaraan yang penting antara JFET dan BJT yang diturunkan dari gambar 5.9 (a) dan (b).



Gambar 5.9 (a) JFET (b) BJT

Tabel 5.1 Perbedaan JFET dengan BJT

JFET	BJT
$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2$	$I_C = \beta I_B$

$I_D = I_S$	$I_C = I_E$
$I_G = 0A$	$V_{BE} = 0.7V$

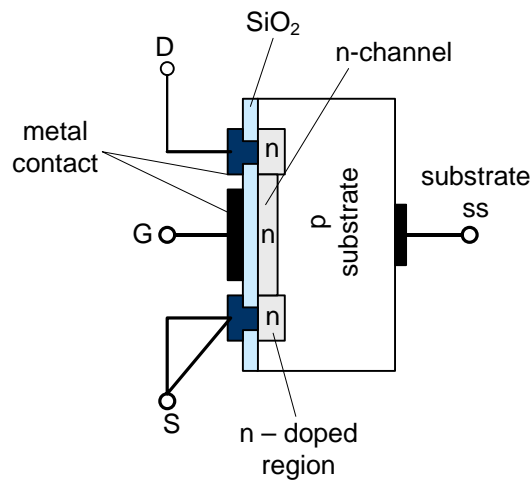
#### 5.4 TIPE MOSFET DEPLESI (DEPLETION TYPE MOSFET)

Seperti telah dikemukakan pada bagian pendahuluan, ada 2 tipe dari FET yaitu JFET dan MOSFET. MOSFET sendiri memiliki 2 tipe, yaitu:

- Depletion type MOSFET
- Enhancement type MOSFET

Depletion dan Enhancement menyatakan dasar operasi dari MOSFET.

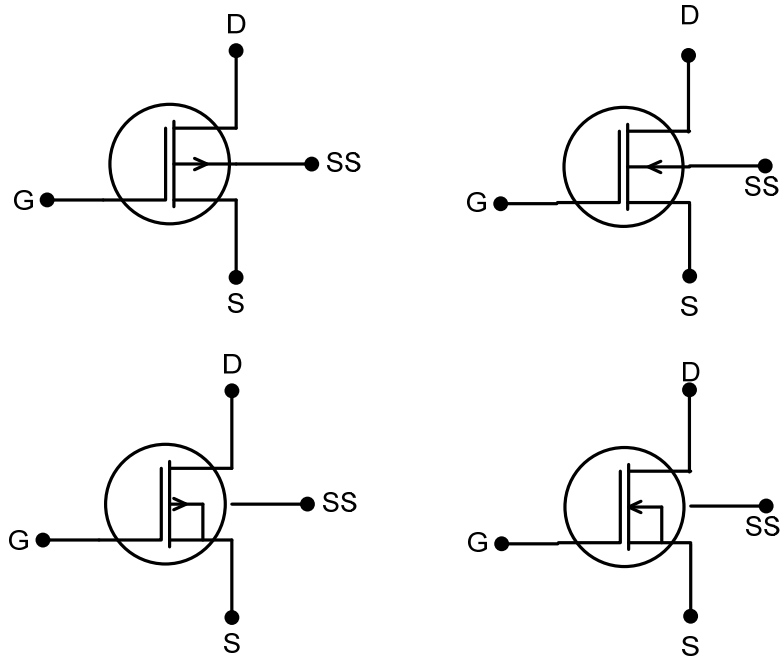
MOSFET type depleksi mempunyai karakteristik mirip dengan JFET. Konstruksi dasar dari tipe MOSFET depleksi adalah seperti gambar berikut



Gambar 5.9 MOSFET tipe Depleksi n-channel

Dari gambar dapat diketahui bahwa tidak terdapat koneksi listrik secara langsung antara terminal Gate dan channel dari MOSFET melainkan melalui insulating layer SiO<sub>2</sub>. Insulating layer ini mengakibatkan MOSFET ini mempunyai impedansi input yang tinggi. Simbol dari MOSFET tipe depleksi dapat digambarkan sebagai berikut:





Gambar 5.10 Simbol Grafis (a) n-channel depletion type MOSFET (b) p-channel depletion type MOSFET